# 第5章作业

5.1 计算机中的“ISA”和“µarch”各是什么意思？两者之间有何联系？

5.2 请简述哈佛结构的主要优缺点。

5.3 TCM与高速缓存Cache有什么区别？

5.5 ARM指令集、Thumb指令集和Thumb-2指令集之间的主要区别是什么？

5.6 MMU和MPU的功能有何异同？

5.9 Cortex-M系列处理器定义的存储器映射关系是固定不变的，这样做有何利弊？

5.10 Cortex-M3与Cortex-M4使用两个堆栈的目的是什么？在中断响应时，程序断点和程序状态寄存器的内容保存在哪个堆栈中？

5.11 Cortex-M3/M4的CODE区选用总线互连矩阵与总线复用器有什么区别？

5.13 Cortex-M3/M4从SRAM域读取指令执行时有什么缺点？

5.14 I-Code和D-Code总线全部连接到同一片Flash芯片上会有什么问题？

5.15 私有外设总线（Private Peripheral Bus，PPB）基于哪种总线协议，有何特点？

5.16 如果非特权线程试图访问内核私有区域，将会导致哪一类异常？如果Cortex-M3使用了一条SIMD运算指令，结果又将如何？

5.17 在Cortex-M3/M4中，寄存器R0~R12有何异同？如果这些寄存器都是空闲的，你觉得首先使用哪些？为什么？

5.20 请说明特殊寄存器PRIMASK和FAULTMASK寄存器的异同。

5.22 某基于Cortex-M4的SOC芯片共有64级外部中断，BASEPRI寄存器的宽度共有几位？如果想屏蔽所有优先级大于16的中断，请写出对BASEPRI寄存器进行设置的汇编指令。如果想屏蔽所有优先级大于0的中断，又该如何设置？

5.23 有人写了一段对Cortex-M4的进程栈进行初始化的代码，其中PSP的初始值设为0x8765 4321，并且使用了如下一条语句：“MOV PSP, R0”对PSP进行赋值（其中R0=0x8765 4321）。这样做存在哪些问题？请逐一说明。

5.25 在特权线程模式下如何切换到非特权线程模式？在非特权线程模式下能否采用类似方法切换到特权线程模式？为什么？

5.29 Cortex-M3存储空间的哪些区域支持位段（bit-band）操作？

5.31 写出利用位段操作读取0x4000 1000的第3位的代码。

5.32 存储器访问属性包括哪些？

5.35 Cortex-M系列处理器不会改变代码的执行顺序，因而不需要存储器屏障指令，这个观点对吗？为什么？

5.36 处理器进入异常处理子程序之前保护现场需要把哪些寄存器的值保护起来？

5.38 解释Cortex-M处理器的中断优先级分组机制。

5.39 解释向量表重定位机制。